## (19) Weltorganisation für geistiges Eigentum Internationales Büro





# (43) Internationales Veröffentlichungsdatum 29. September 2005 (29.09.2005)

### PCT

# (10) Internationale Veröffentlichungsnummer $WO\ 2005/091502\ A1$

(51) Internationale Patentklassifikation<sup>7</sup>: H03K 17/082

(21) Internationales Aktenzeichen: PCT/EP2005/050511

(22) Internationales Anmeldedatum:

7. Februar 2005 (07.02.2005)

(25) Einreichungssprache:

Deutsch

(26) Veröffentlichungssprache:

Deutsch

(30) Angaben zur Priorität: 10 2004 013 599.1 19. März 2004 (19.03.2004) DE

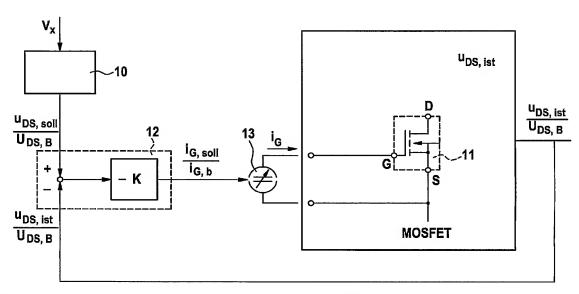
- (71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): ROBERT BOSCH GMBH [DE/DE]; Postfach 30 02 20, 70442 Stuttgart (DE).
- (72) Erfinder; und
- (75) Erfinder/Anmelder (nur für US): KUEHNER, Jochen [DE/DE]; Lauffener Str. 10, 71522 Backnang (DE).

PLIKAT, Robert [DE/DE]; Moordamm 38, 29369 Ummern (DE). MUELLER, Stefan [DE/DE]; Rexinger Weg 5, 70563 Stuttgart (DE). REES, Stephan [DE/DE]; Adolf-Gesswein-Str. 2, 71636 Ludwigsburg (DE). RUF, Armin [DE/DE]; Rütlistr. 37, 70435 Stuttgart (DE).

- (74) Gemeinsamer Vertreter: ROBERT BOSCH GMBH; Postfach 30 02 20, 70442 Stuttgart (DE).
- (81) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

[Fortsetzung auf der nächsten Seite]

- (54) Title: CONTROL CIRCUITRY FOR CONTROLLING A POWER ELECTRONIC CIRCUIT AND METHOD THEREFOR
- (54) Bezeichnung: ANSTEUERSCHALTUNG ZUM ANSTEUERN EINER LEISTUNGSELEKTRONISCHEN SCHALTUNG SOWIE VERFAHREN HIERZU



(57) Abstract: The invention relates to control circuitry for controlling a power electronic circuit comprising a current path that runs through a power semiconductor and a feeder. According to the invention, the inductivity of the feeder and/or a component in the current path during the commutation of the power semiconductor leads to an overvoltage between the first and the second current-bearing connection of the power semiconductor. The control circuitry comprises a controllable current source in order to charge a charge-controlled connection with a control current and to discharge the latter, in addition to a control unit, which controls the current source in such a way that the connection voltage flowing through the current-bearing connection of the semiconductor switch does not exceed a predefined target connection voltage.

# WO 2005/091502 A1



(84) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

 vor Ablauf der f\u00fcr \u00eAnderungen der Anspr\u00fcche geltenden Frist; Ver\u00f6fentlichung wird wiederholt, falls \u00eAnderungen eintreffen

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

#### Veröffentlicht:

mit internationalem Recherchenbericht

(57) Zusammenfassung: Die Erfindung betrifft eine Ansteuerschaltung zum Ansteuern einer leistungselektronischen Schaltung, die einen Strompfad durch einen Halbleiterschalter und eine Leitung aufweist, wobei die Induktivität der Leitung und/oder eines Bauteils im Strompfad beim Schalten des Halbleiterschalters zu einer Überspannung zwischen einem ersten und einem zweiten stromführenden Anschluss des Halbleiterschalters führt, wobei die Ansteuerschaltung eine steuerbare Stromquelle, um einen ladungsgesteuerten Steueranschluss des Halbleiterschalters mit einem Steuerstrom zu laden bzw. zu entladen, und eine Steuereinheit aufweist, wobei die Steuereinheit die Stromquelle so ansteuert, dass bei einem Schaltvorgang die Anschlussspannung über den stromführenden Anschlüssen des Halbleiterschalters eine vorgegebene Soll-Anschlussspannung nicht übersteigt.

-1-

# Ansteuerschaltung zum Ansteuern einer leistungselektronischen Schaltung sowie Verfahren hierzu

Die Erfindung betrifft eine Ansteuerschaltung zum Ansteuern einer leistungselektronischen Schaltung. Die Erfindung betrifft weiterhin ein Verfahren zum Ansteuern einer leistungselektronischen Schaltung.

In leistungselektronischen Stellgliedern werden nahezu ausschließlich spannungsgesteuerte Halbleiterschalter, wie z. B.
MOSFETS und IGBTs eingesetzt. Solche leistungselektronischen
Stellglieder werden beispielsweise als Gleichstromsteller,
Pulswechselrichter und dergleichen eingesetzt. Eine solche
Schaltung weist in der Regel einen Strompfad auf, der eine
15 Lastdrossel, eine Freilaufdiode und einen Halbleiterschalter,
insbesondere in Form eines Feldeffekttransistors aufweist.
Ferner besitzen die Leitungsverbindungen zwischen den Bauelementen Eigeninduktivitäten, die parasitär sind und das
Schaltverhalten in dem Strompfad beeinflussen.

20

25

30

5

Um den Feldeffekt ransistor von einem leitenden in einen sperrenden Zustand bzw. von einem sperrenden in einen leitenden Zustand zu überführen, muss dessen Gate-Source-Kapazität ent- bzw. aufgeladen werden. Für einen möglichst schnellen Übergang (übliche Umladezeiten betragen lediglich einige hundert Nanosekunden) ist daher ein vergleichsweise großer Umladestrom (etwa zwischen 0,5 und 4 A) erforderlich. Diese Umladeströme werden in der Regel von einer Treiberschaltung zur Verfügung gestellt. Insbesondere weist eine solche Treiberschaltung eine Spannungsquelle auf, die die Gate-Source-Kapazität über einen Widerstand auf- bzw. entlädt, wobei über den Widerstand die Höhe des Gate-Stroms verändert und somit die Schaltgeschwindigkeit des Leistungshalbleiters beeinflusst werden kann.

35

Es kann ferner eine Diodenschaltung mit einer Diode und einem Widerstand vorgesehen sein, die parallel zu dem Widerstand

-2-

WO 2005/091502

5

10

15

20

geschaltet ist, um ein schnelleres Entladen der Gate-Source-Kapazität bei einem Abschaltvorgang zu ermöglichen. Das Einstellen der Lade- bzw. Entladegeschwindigkeit der Gate-Source-Kapazität ist wesentlich, da bei einem abrupten Ausschalten des Feldeffekttransistors aufgrund der Induktivitäten im Strompfad die Spannung über Drain und Source des Feldeffekttransistors über die bereitgestellte Versorgungsspannung hinaus ansteigt. Da der Feldeffekttransistor nur eine bestimmte Spannungsfestigkeit besitzt, durch die eine maximale Drain-Source-Spannung vorgegeben ist, muss die Änderungsgeschwindigkeit des Lade- bzw. Entladestroms für die Gate-Source-Kapazität vorgegeben sein. Durch eine geringere Änderungsgeschwindigkeit der Gate-Kapazität können zwar unerwünschte Effekte, wie die Überspannung zwischen den Drainund Source-Anschlüssen aufgrund der parasitären Induktivitäten, Störemissionen und Diodenrückströme reduziert werden, jedoch nehmen dann die Schaltverluste, d. h. die in dem Feldeffekttransistor in Wärme umgesetzte Leistung, erheblich zu. Durch das feste Einstellen der Lade- bzw. Entladegeschwindigkeit der Gate-Source-Kapazität kann lediglich ein Kompromiss zwischen Schaltverlusten einerseits und Überspannungen sowie Störemissionen andererseits erzielt werden.

PCT/EP2005/050511

Es ist daher Aufgabe der vorliegenden Erfindung eine Ansteu-25 erschaltung sowie ein Ansteuerverfahren zur Verfügung zu stellen, womit ein besseres Schaltverhalten einer leistungselektronischen Schaltung ermöglicht wird.

Diese Aufgabe wird durch die Ansteuerschaltung nach Anspruch 30 1 sowie durch das Verfahren nach Anspruch 16 gelöst.

Weitere vorteilhafte Ausgestaltungen der Erfindung sind in den abhängigen Ansprüchen angegeben.

35 Gemäß einem ersten Aspekt der vorliegenden Erfindung ist eine Ansteuerschaltung zum Ansteuern einer leistungselektronischen Schaltung, die einen Strompfad durch einen Halbleiterschalter

-3-

WO 2005/091502

5

10

und durch eine Leitung aufweist, vorgesehen. Die Induktivität der Leitung und/oder eines Bauteils im Strompfad führt beim Schalten des Halbleiterschalters zu einer Überspannung zwischen einem ersten und einem zweiten stromführenden Anschluss des Halbleiterschalters. Die Ansteuerschaltung weist eine steuerbare Stromquelle, um einen ladungsgesteuerten Steueranschluss des Halbleiterschalters mit einem Steuerstrom zu laden bzw. zu entladen und eine Steuereinheit auf. Die Steuereinheit steuert die Stromquelle so an, dass bei einem Schaltvorgang die Anschlussspannung über den stromführenden Anschlüssen des Halbleiterschalters eine vorgegebene Soll-Anschlussspannung nicht übersteigt.

PCT/EP2005/050511

Die Idee der Erfindung besteht darin, die hohen Überspannungen zwischen den Anschlüssen eines Halbleiterschalters beim 15 Ein- und Ausschaltvorgang zu reduzieren und zu regeln, die aufgrund von Induktivitäten in dem zu schaltenden Strompfad entstehen. Dies wird dadurch erreicht, dass an dem Steueranschluss des Halbleiterschalters ein geregeltes Steuerpotential angelegt wird, das abhängig von der Anschlussspannung an 20 dem Halbleiterschalter, eingestellt wird. Da der Halbleiterschalter in der Regel nur eine maximale Spannung zwischen dem stromführenden Anschlüssen übersteht, wird eine Soll-Anschlussspannung festgelegt, wobei das Steuerpotential so geregelt wird, dass die Soll-Anschlussspannung nicht über-25 schritten wird. Dies ermöglicht es, die Kommutierungsspannung direkt vorzugeben, wodurch einerseits die Spannungsfestigkeit der eingesetzten Halbleiterschalter optimal ausgenutzt werden kann und andererseits die bei der Ansteuerung gemäß dem Stand der Technik im Betrieb auftretenden Schwingungen erheblich 30 verringert werden können. Beim Regelvorgang wird der Halbleiterschalter durch die Regelung in seinem aktiven Betriebsbereich gehalten.

35 Mit der erfindungsgemäßen Ansteuerschaltung gelingt es, ohne zusätzliche Schutzbeschaltung die auftretenden Überspannungen zwischen den stromführenden Anschlüssen des Halbleiterschal-

-4-

WO 2005/091502

25

30

35

ters zu verringern und zu regeln und gleichzeitig die Erhöhung der Schaltverluste so gering wie möglich zu halten.
Durch die verringerte Überspannung können die elektromagnetischen Störemissionen durch den Schaltvorgang reduziert werden, weil die angeregte Oszillation eine kleinere Anfangsamplitude aufweist und somit schneller abklingt. Dadurch lassen
sich Filter und Schirmungsmaßnahmen weniger aufwendig und damit kostengünstiger gestalten.

PCT/EP2005/050511

Bei Leistungs-Feldeffekttransistoren nimmt der Einschaltwiderstand R<sub>DS,on</sub> überproportional mit der maximalen Sperrspannung zu, verhält sich jedoch umgekehrt proportional zur Chipfläche des Feldeffekttransistors. Die Begrenzung der Überspannung ermöglicht es, Feldeffekttransistoren mit kleinerer Durchbruchsspannung zu verwenden. Diese weisen bei gleicher Chip-Fläche einen niedrigeren Einschaltwiderstand auf, so dass der Wirkungsgrad der Leistungselektronik gesteigert werden kann. Werden andererseits Feldeffekttransistoren mit kleiner Chip-Fläche eingesetzt, die den gleichen Einschaltwiderstand R<sub>DS,on</sub> wie ein größerer Feldeffekttransistor besitzen, ergibt sich eine Verkleinerung des Bauraums.

Vorzugsweise hängt die Soll-Anschlussspannung von der maximal zulässigen Anschlussspannung zwischen dem stromführenden Anschlüssen des Halbleiterschalters ab. Die Soll-Anschlussspannung ist daher so gewählt, dass sie größer ist als die Versorgungsspannung der leistungselektronischen Schaltung, jedoch um einen bestimmten Sicherheitsbetrag unterhalb der maximal zulässigen Anschlussspannung liegt. Insbesondere kann ein relativer Sicherheitsbereich bezüglich der maximal zulässigen Anschlussspannung definiert werden.

Die Steuereinheit kann eine Vergleicherschaltung aufweisen, um die Anschlussspannung mit der Soll-Anschlussspannung zu vergleichen und die Stromquelle abhängig von dem Ergebnis des Vergleichens anzusteuern.

-5-

Die Steuereinheit kann einen P-Regler aufweisen, um die Stromquelle anzusteuern, so dass eine Änderung des Steuerstromes proportional zur Differenz zwischen der Anschlussspannung und der Soll-Anschlussspannung ist. Dies stellt eine möglichst einfache Realisierung einer Steuereinheit gemäß der erfindungsgemäßen Ansteuerschaltung dar.

5

10

Die Soll-Anschlussspannung kann bei einem Ausschaltvorgang größer sein als die an dem Strompfad angelegte Betriebsspannung. Insbesondere ist die Soll-Anschlussspannung so gewählt, dass sie größer ist als die Betriebsspannung, jedoch kleiner ist als die maximal zulässige Anschlussspannung des Halbleiterschalters.

Die Stromquelle kann so ausgelegt sein, dass der Steuereingang des Halbleiterschalters über die Stromquelle auf ein Potential aufladbar ist, das niedriger ist als das niedrigste Potential des Strompfades, das durch die Betriebsspannung vorgegeben ist. Auf diese Weise kann eine negative GateSource-Spannung erreicht werden, durch die insbesondere ein vollständiges Sperren bzw. "wollständiges Durchschalten des Halbleiterschalters – je nach Leitfähigkeitstyp des Halbleiterschalters – erreicht werden kann.

Vorzugsweise stellt die Steuereinheit bei einem Einschaltvor-25 gang die Soll-Anschlussspannung zunächst auf einen ersten Sollwert und nach Ablauf einer Zeitdauer auf einen zweiten Sollwert ein, wobei der zweite Sollwert kleiner oder gleich einem niedrigen Betriebspotential bei einem selbstsperrenden Halbleiterschalter bzw. größer oder gleich einem hohen Be-30 triebspotential bei einem selbstleitenden Halbleiterschalter ist. Ein solcher zweistufiger Schaltvorgang ist sinnvoll, um die Überspannungen während des Einschaltvorgangs bestmöglich beeinflussen zu können. Dazu wird gemäß dem ersten Sollwert der Halbleiterschalter während der Zeitdauer vorzugsweise in 35 seinem aktiven Betriebsbereich betrieben. Um die Durchlassverluste in dem Halbleiterschalter zu beschränken, muss nach

WO 2005/091502

-6-

PCT/EP2005/050511

Ablauf der Zeitdauer der zweite Sollwert als Soll-Anschlussspannung eingestellt werden um den Halbleiterschalter vollständig auf Durchlass zu schalten, so dass der Halbleiterschalter durch die hohen Durchlassverluste nicht zerstört wird. Würde zu Beginn des Einschaltvorgangs regelrecht 5 der zweite Sollwert vorgegeben werden, d. h. der Einschaltvorgang nur durch Vorgabe einer Soll-Anschlussspannung, die je nach Leitfähigkeitstyp des verwendeten Halbleiterschalters - kleiner oder gleich einem niedrigen Betriebspotential bzw. größer oder gleich einem hohen Betriebspotential ist, würde 10 die Steuereinheit versuchen, den Halbleiterschalter schnellstmöglich vollständig einzuschalten. Dies hätte zur Folge, dass die Kommutierungsspannung an den Induktivitäten und damit auch die Änderungsgeschwindigkeit des Stromes im Strompfad sehr groß würden, so dass der Schaltvorgang nahezu 15 einem Schaltvorgang gemäß dem Stand der Technik entsprechen würde und die Spannung zwischen den stromführenden Anschlüssen stark ansteigen würde. Durch den zweistufigen Regelungsvorgang kann die Änderungsgeschwindigkeit des Stromes im Strompfad verringert werden, so dass Störemissionen reduziert 20 werden.

Vorzugsweise ist ein Verzögerungselement vorgesehen, um die Zeitdauer beginnend mit dem Einschaltvorgang fest vorzugeben, wobei die Zeitdauer mindestens der Zeit entspricht, nach der der Einschaltvorgang in jedem Fall abgeschlossen ist. Dies ist notwendig, um sicher zu verhindern, dass die Regelung noch während des Kommutierungsvorgangs versucht, den Halbleiterschalter vollständig einzuschalten.

30

25

Alternativ kann eine Zeitsteuereinheit vorgesehen sein, um die Soll-Anschlussspannung abhängig von einem Strom und/oder Spannungsverlauf in dem Strompfad einzustellen.

Insbesondere ist es möglich, im Falle, dass ein Feldeffekttransistors als Halbleiterschalter vorgesehen ist, dass die Zeitdauer durch einen Kommutierungsbeginn und eine maximale

Wert 0 nähert, wenn die Kommutierung einsetzt.

Kommutierungsdauer nach dem Beginn des Einschaltvorgangs bestimmt ist, wobei der Kommutierungsbeginn dadurch bestimmt ist, dass die Steigung der Gate-Source-Spannung zwischen dem Gate-Anschluss und dem Source-Anschluss erstmalig nach dem Beginn des Einschaltvorgangs 0 wird. Bei dieser Ausführungsform wird für die Detektion des Kommutierungsbeginns die Tatsache ausgenutzt, dass sich die Ableitung der Gate-Source-Spannung nach dem Beginn des Einschaltvorgangs erstmals dem

-7-

10

Alternativ kann der Kommutierungsbeginn dadurch bestimmt sein, dass die Drain-Source-Spannung ein Schwellpotential unterschreitet, wobei das Schwellpotential zwischen einem maximalen Betriebspotential und der ersten Sollspannung liegt.

15

20

Gemäß einer weiteren Alternative kann der Kommutierungsbeginn dadurch bestimmt sein, dass der Steuerstrom erstmals nach dem Beginn des Einschaltvorgangs einen Schwellwert unterschreitet, wobei der Schwellwert zwischen OV und einem Steuerstrom-Sollwert liegt.

Gemäß einer weiteren Ausführungsform kann der Halbleiterschalter auch als IGBT-Bauelement ausgebildet sein.

25 Gemäß einem weiteren Aspekt der vorliegenden Erfindung ist ein Verfahren zum Ansteuern einer leistungselektronischen Schaltung vorgesehen. Die leistungselektronische Schaltung weist einen Strompfad durch einen ladungsgesteuerten Halbleiterschalter und einer Leitung auf, wobei die Induktivität der 30 Leitung und/oder in dem Strompfad geschaltete elektrische Bauelemente beim Schalten des Halbleiterschalters zu einer Überspannung zwischen einem ersten und einem zweiten stromführenden Anschluss des Halbleiterschalters führt. Ein ladungsgesteuerter Steueranschluss des Halbleiterschalters wird 35 mit einem Steuerstrom geladen bzw. entladen, wobei der Steuerstrom so gesteuert wird, dass bei einem Schaltvorgang die

Anschlussspannung des Halbleiterschalters eine vorgegebene Soll-Anschlussspannung nicht übersteigt.

-8-

Bevorzugte Ausführungsformen der Erfindung werden im Folgen-5 den anhand der beigefügten Zeichnungen näher erläutert. Es zeigen:

Figur 1 eine Ansteuerschaltung in einer leistungselektroni-

10

15

25

30

35

schen Schaltung gemäß dem Stand der Technik;
Figur 2 ein Ersatzschaltbild einer vereinfachten Ansteuerschaltung gemäß dem Stand der Technik;
Figur 3 ein Blockschaltbild einer erfindungsgemäßen Ansteuerschaltung gemäß einer ersten Ausführungsform;
Figur 4 ein Diagramm zur Darstellung des Verlaufs der SollAnschlussspannung während eines Abschaltvorgangs;
Figur 5 eine Darstellung des Verlaufs der SollAnschlussspannung während eines Einschaltvorgangs; und

Figur 6 ein Blockschaltbild zur Generierung eines Umschalt-

signals zum Bestimmen der Zeitdauer zum Umschalten zwischen 20 dem ersten Sollwert und dem zweiten Sollwert bei einem Einschaltvorgang.

In Figur 1 ist ein leistungselektronisches Stellglied dargestellt, das einen spannungsgesteuerten Halbleiterschalter, insbesondere einen MOSFET oder einen IGBT aufweist und als Grundansteuerschaltung für verschiedene leistungselektronische Schaltungen, wie z. B. Gleichstromsteller, Pulswechselrichter, usw. dient. In Figur 1 ist ein über ein Halbleiterschalter 1 zu schaltender Strompfad dargestellt, der eine induktive Last  $L_A$  aufweist. Parallel zur induktiven Last  $L_A$  ist eine Freilaufdiode  $D_A$  geschaltet. Weiterhin weist die Anordnung einen Zwischenkreiskondensator  $C_{Zk}$  auf. Die Leitungen des Strompfades zwischen den Bauelementen weisen parasitäre Leitungsinduktivitäten  $L_{K1}$ ,  $L_{K2}$ ,  $L_{K3}$ ,  $L_{K4}$  auf. Als Halbleiterschalter kann beispielsweise ein MOSFET verwendet werden. Im dargestellten Ausführungsbeispiel handelt es sich um einen selbstsperrenden N-Kanal-MOSFET 1. Es ist auch möglich als

-9-

Halbleiterschalter einen IGBT oder andere Halbleiterbauelemente vorzusehen, um den Schaltvorgang des leistungselektronischen Stellgliedes durchzuführen.

Nachfolgend wird die Erfindung ausgehend von einem leistungselektronischen Stellglied mit dem N-Kanal-MOSFET-Transistor 1 beschrieben.

Um mit Hilfe des MOSFETs 1 den Schaltvorgang durchzuführen

10 muss der MOSFET vom leitenden in den sperrenden bzw. vom

sperrenden in den leitenden Zustand überführt werden. Dazu

muss dessen Gate-Source-Kapazität entladen bzw. aufgeladen

werden. Für einen möglichst schnellen Übergang, d. h. im Be
reich von üblicherweise einigen 100 ns, ist daher ein ver
gleichsweise großer Umladestrom von üblicherweise 0,5 bis 4 A

erforderlich. Dieser Umladestrom wird nach dem Stand der

Technik von speziellen Treiberschaltungen zur Verfügung ge
stellt.

In Figur 2 ist ein vereinfachtes Ersatzschaltbild einer sol-20 chen Treiberschaltung gemäß dem Stand der Technik dargestellt, die eine ideale Spannungsquelle Uanst und Gate-Vorwiderstände R<sub>V,1</sub>, R<sub>V,2</sub> aufweist. Mit Hilfe eines Schaltbefehls  $V_x$  wird der MOSFET ein- bzw. ausgeschaltet. Über die Wahl der Gate-Vorwiderstände R<sub>V,1</sub> bzw. R<sub>V,2</sub> kann die Höhe des 25 Ansteuerstroms in den Gate-Anschluss verändert und damit die Schaltgeschwindigkeit des Leistungshalbleiters beeinflusst werden. Zusätzlich kann über eine Diodenschaltung mit einer Diode  $D_{v,}$  die in Serie zu dem zweiten Gate-Vorwiderstand  $R_{V,2}$ geschaltet ist, dafür gesorgt werden, dass der beim Aufladen 30 wirksame Gate-Vorwiderstand einen größeren Wert aufweist, als derjenige beim Entladen der Gate-Source-Kapazität. Aufgrund des größeren Gate-Stroms läuft daher der Abschaltvorgang schneller als der Einschaltvorgang ab. Durch eine geeignete Dimensionierung der Spannungsquelle Uanst sowie der Gate-35 Vorwiderstände R<sub>v,1</sub>, R<sub>v,2</sub> lässt sich die Geschwindigkeit des Ein- und Ausschaltvorgangs des MOSFETs einstellen. So kann

WO 2005/091502 PCT/EP2005/050511
-10-

5

30

35

beispielsweise durch eine langsamere Aufladung bzw. Entladung der Gate-Source-Kapazität eine geringere Änderungsgeschwindigkeit des Drain-Stromes dip/dt durch den MOSFET erreicht werden, um so unerwünschte Effekte, wie eine schädlich hohe Überspannung zwischen dem Drain- und Source-Anschluss aufgrund der parasitären Induktivitäten, Störemissionen und Diodenrückströme zu verringern.

Andererseits ist bei einer Verlangsamung des Aus- bzw. Ein10 schaltvorgangs der MOSFET länger in einem aktiven Betriebszustand, wobei eine hohe Schaltverlustleistung in dem MOSFET
erzeugt wird.

In Figur 3 ist ein Blockschaltbild einer erfindungsgemäßen Ansteuerschaltung dargestellt. Diese Schaltung umfasst einen 15 Sollwertgenerator 10, der aus dem logischen Schaltsignal  $V_x$ , das einen Einschaltzustand oder Ausschaltzustand für den zu schaltenden Strompfad angibt, eine gewünschte Soll-Anschlussspannung für die Drain-Source-Spannung Ups des MOS-20 FETs 11 generiert. Weiterhin ist eine Regelungseinheit 12 vorgesehen, die einen Proportional-Regler umfasst. Der Regelungseinheit 12 wird die von dem Sollwert-Generator 10 generierte Soll-Anschlussspannung UDS, soll und die momentane Ist-Anschlussspannung UDS, ist, das ist die Drain-Source-Spannung 25 UDS, zugeführt. Die Differenz zwischen diesen beiden Größen stellt die Eingangsgröße für die Regelungseinrichtung 12 dar.

Die Regelungseinrichtung 12 ist mit einem Ausgang und einer steuerbaren Stromquelle 13 verbunden, die mit dem Gate-Anschluss des MOSFETs verbunden ist. Abhängig von der Ansteuerung durch die Regelungseinrichtung 12 stellt die gesteuerte Stromquelle einen Lade- bzw. Entladestrom für die Gate-Source-Kapazität des MOSFETs 11 ein. Bei einem Proportional-regler ist die Abhängigkeit zwischen der Eingangsgröße und der Ausgangsgröße in der Regel durch einen proportionalen Zusammenhang, beispielsweise durch den Faktor -K, bestimmt.

-11-

Der Gate-Strom, der durch die gesteuerte Stromquelle 13 generiert wird, bestimmt dann mittelbar die Änderungsgeschwindigkeit di $_{\rm D}/{\rm dt}$  des Drain-Stroms. Übersteigt die Ist-Anschlussspannung U $_{\rm DS,ist}$  die vorgegebene Soll-Anschlussspannung U $_{\rm DS,soll}$  bewirkt die Regelungseinrichtung 12 dass der Gate-Strom und damit auch die Änderungsgeschwindigkeit di $_{\rm D}/{\rm dt}$  des Drain-Stroms reduziert wird. Dies erfolgt jedoch nur in den Zeitabschnitten der Schaltvorgänge, in denen die Drain-Source-Spannung U $_{\rm DS}$  ohne Eingriff der Regelung über

die vorgegebene Soll-Anschlussspannung ansteigen würde. Während der übrigen Zeitabschnitte der Schaltvorgänge ist die Regelungseinrichtung 12 so geschaltet, dass sie keine unnötige Reduktion des Gate-Stroms und damit der Änderungsgeschwindigkeit dip/dt des Drain-Stroms vornimmt. Somit erhöhen sich die Schaltwerlugte durch der Einsatz der Regelung zur in dem

10

15

30

35

die Schaltverluste durch den Einsatz der Regelung nur in dem Maße, wie es zur Reduktion der Überspannungen bzw. zur Beeinflussung des Schaltverhaltens notwendig ist.

Durch eine solche Ansteuerung kann ein Kompromiss zwischen

den Schaltverlusten einerseits und den bei den Schaltvorgängen entstehenden Überspannungen sowie Störemissionen andererseits erzielt werden. Durch Vorgabe der SollAnschlussspannung UDS, soll wird die Änderungsgeschwindigkeit
dip/dt gerade so groß gewählt, dass die vorgegebenen Grenzen

für die Überspannungen bzw. Störemissionen eingehalten werden
können.

Durch die erfindungsgemäße Ansteuerschaltung können während der Schaltvorgänge in der leistungselektronischen Schaltung die Drain-Source-Spannung  $U_{DS}$  des MOSFETs begrenzt werden und die Kommutierungsspannung direkt vorgegeben werden. Damit kann die Spannungsfestigkeit der eingesetzten Leistungs-MOSFETs optimal ausgenutzt werden und die bei einer nicht geregelten Ansteuerung im Betrieb auftretenden Schwingungen und die damit zusammenhängenden Störemissionen erheblich verringert werden. Dies resultiert daraus, dass durch die Begrenzung der Überspannung die angeregte Oszillation ein kleinere

Anfangsamplitude aufweist und somit schneller abklingt. Dies führt zu geringeren elektromagnetischen Störemissionen, so dass Filter und Schirmungsmaßnahmen weniger aufwändig und damit kostengünstiger realisiert werden können.

5

10

15

25

30

35

Darüber hinaus nimmt bei Verwendung des Leistungs-MOSFETs der Einschaltwiderstand  $R_{DS,\,on}$  überproportional mit der maximalen Sperrspannung zu und verhält sich umgekehrt proportional zur Chip-Fläche des MOSFETs. Die Begrenzung der Überspannung ermöglicht den Einsatz von MOSFETs mit kleinerer Durchbruchsspannung. Diese weisen bei gleicher Chip-Fläche einen niedrigeren Einschaltwiderstand  $R_{DS,\,on}$  auf, so dass der Wirkungsgrad der Leistungselektronik gesteigert werden kann. Werden andererseits MOSFETs mit kleinerer Baugröße eingesetzt, die aber trotzdem noch den gleichen Einschaltwiderstand wie ein größerer MOSFET besitzen, ergibt sich eine Kosten- und Bauraumreduktion.

Die Änderungsgeschwindigkeit  $di_D/dt$  des Drain-Stroms während 20 eines Schaltvorgangs ergibt sich mit der Zwischenkreisspannung  $U_{Zk}$  aus nachfolgender Beziehung:

$$\frac{di_D}{dt} = \frac{U_{Zk} - u_{DS}}{\sum_{V} L_{KV}}.$$

 $dt \sum_{V} L_{KV}$ 

der erfindungsgemäßen Ansteuerschaltung die Änderungsgeschwindigkeit des Drain-Stroms  $di_D/dt$  nicht direkt vorgegeben werden, da die Regelung die Ist-Anschlussspannung auf eine vorgegebene Soll-Anschlussspannung einstellt.

Induktivitäten nicht exakt bekannt ist, kann mit der Regelung

Da die Größe  $L_{KV}$  aller im Strompfad vorhandenen parasitären

Je nach Schaltvorgang müssen unterschiedliche Werte der Soll-Anschlussspannung  $U_{DS,\,soll}$  vorgegeben werden. Bei einem Abschaltvorgang ergibt sich eine negative Änderungsgeschwindigkeit di\_D/dt des Drain-Stroms, wobei der Drain-Strom bis auf OA reduziert wird. Um diese negative Stromänderungsgeschwin-

-13-

digkeit einstellen zu können, muss die Spannungsdifferenz  $U_{Zk}$  - $U_{DS}$  ebenfalls negativ sein. Somit muss während eines Abschaltvorgangs die Soll-Anschlussspannung  $U_{DS,\,soll}$  für die Drain-/Source-Spannung vorgegeben werden, welche größer ist als die Zwischenkreisspannung  $U_{Zk}$ . Je größer die Soll-Anschlussspannung  $U_{DS,\,soll}$  desto größer wird der Spannungsabfall an den parasitären Induktivitäten während des Schaltvorgangs und damit die Änderungsgeschwindigkeit  $di_D/dt$  des Drain-Stroms.

10

15

20

25

30

35

5

In Figur 4 ist der sich ergebene Verlauf der vorgegebenen Soll-Anschlussspannung  $U_{DS,\,soll}$  aufgetragen. Man erkennt, dass im eingeschalteten Zustand des MOSFET 11 eine konstante Soll-Anschlussspannung kleiner 0.vorgegeben wird. Damit ist sichergestellt, dass die Gate-Source-Kapazität auf die maximal mögliche Spannung aufgeladen wird und der MOSFET 11 vollständig eingeschaltet ist. Die maximal mögliche Spannung ergibt sich aus der Auslegung der gesteuerten Stromquelle und entspricht in der Regel in etwa der positiven Versorgungsspannung der gesteuerten Stromquelle 13.

Soll der MOSFET gemäß eines an einem Eingang des Sollwertgenerators 10 bereitgestellten Schaltsignals V<sub>x</sub> abgeschaltet werden, wird als Wert für die Soll-Anschlussspannung ein Wert qewählt, der entsprechend der Belastbarkeit des MOSFETs 11 vorgegeben wird. Die Soll-Anschlussspannung UDS, soll ist kleiner als die Durchbruchsspannung des MOSFETs 11 zu wählen, um eine Zerstörung des MOSFETs 11 durch einen Spannungsdurchbruch zu verhindern. Die Regelungseinrichtung 12 gibt den Gate-Strom  $i_{G}$  dann so vor, dass die Anschlussspannung  $U_{DS}$  am MOSFET 11 die Soll-Anschlussspannung erreicht aber im Wesentlichen nicht übersteigt. Die während des Abschaltvorgangs an der gesamten Kommutierungsinduktivität L<sub>KV</sub> abfallende Spannung wird von der Regelungseinrichtung somit auf die Soll-Anschlussspannung  $U_{Zk} - U_{DS,max}$  eingestellt. Daraus ergibt sich entsprechend oben angegebener Beziehung die Änderungsgeschwindigkeit di<sub>D</sub>/dt des Drain-Stroms.

-14-

Sobald der Diodenstrom durch die Freilaufdiode DA seinen Endwert  $I_{\mathtt{A}}$  und der Drain-Strom  $i_{\mathtt{D}}$  den Wert 0 erreicht hat, und somit die Kommutierung beendet ist, fällt an den Induktivitäten  $L_{K1}$  bis  $L_{K4}$ ,  $L_{A}$  keine nennenswerte Spannung mehr ab. Die Anschlussspannung über dem MOSFET 11 entspricht dann im ausgeschalteten Zustand der Zwischenkreisspannung  $U_{Zk}$ . Die Regelungseinrichtung 12 versucht jedoch weiterhin, die Anschlussspannung  $U_{DS}$  auf den vorgegebenen Sollwert von  $U_{DS,max}$  zu halten und stellt demzufolge einen negativen Gate-Strom ig ein, wodurch die Gate-Source-Kapazität weiter entladen wird. Durch das Beibehalten des Anlegens der Soll-Anschlussspannung  $U_{\mathrm{DS,soll}}$  nach Abschluss der Kommutierung wird also erreicht, dass die Regelungseinrichtung die Gate-Source-Kapazität bis auf die minimale Spannung entlädt, die durch die negative Versorgungsspannung der gesteuerten Stromquelle 13 vorgegeben ist. Somit ist sichergestellt, dass der MOSFET 11 aufgrund von Störeinkopplungen im Ansteuerkreis nicht unbeabsichtigt leitend wird.

20

25

30

35

5

10

15

Entsprechend dem Vorgehen beim Abschaltvorgang wird auch beim Einschaltvorgang durch die Wahl eines geeigneten Sollwertes für die Soll-Anschlussspannung  $U_{DS,\,soll}$ , die Kommutierungsspannung an den parasitären Induktivitäten vorgegeben. Figur 5 zeigt den Verlauf des Sollwertes  $U_{DS,\,soll}$  bei einem Einschaltvorgang gemäß einer bevorzugten Ausführungsform der Erfindung.

Beim Einschalten ergibt sich eine positive Änderungsgeschwindigkeit  $di_D/dt$  des Drain-Stroms der von 0 auf  $I_A$  ansteigt. Um den Drain-Strom aufbauen zu können, muss die Spannungsdifferenz zwischen der Zwischenkreisspannung  $U_{Zk}$  und der Anschlussspannung  $U_{DS}$  des MOSFETs 11 positiv sein. Während eines Einschaltvorgangs ist daher ein Sollwert  $U_{DS,komm}$  erforderlich, der kleiner als die Zwischenkreisspannung  $U_{Zk}$  ist. Zum Einschalten des MOSFETs 11 wird deshalb zunächst ein erster Sollwert  $U_{DS,komm}$ , die Kommutierungsspannung, vorgegeben, bei

-15-

dem der MOSFET 11 in einem aktiven Betriebsbereich arbeitet. Sobald die Regelungseinrichtung 12 die Anschlussspannung  $U_{DS}$  auf diesen Wert eingestellt hat, fällt an den parasitären Induktivitäten die Differenzspannung zwischen der Zwischenkreisspannung  $U_{Zk}$  und der Kommutierungsspannung  $U_{DS,komm}$  ab, wodurch die Änderungsgeschwindigkeit dip/dt des Drain-Stromsbestimmt ist.

Nach dem Abschluss des Kommutierungsvorgangs muss der MOSFET 11 möglichst schnell vollständig eingeschaltet werden, indem als Soll-Anschlussspannung  $U_{DS,min}$  kleiner gleich 0 vorgegeben wird. Dies ist notwendig, da während des Kommutierungsvorgangs der MOSFET im aktiven Arbeitsbereich arbeitet, bei dem sehr hohe Durchlassverluste im MOSFET entstehen, die bereits nach kurzer Zeit zu dessen Zerstörung führen können. Die Regelungseinrichtung 12 wird also nach Beenden des Kommutierungsvorgangs die Soll-Anschlussspannung UDS, soll auf den Minimumwert der Anschlussspannung UDS, min einstellen. Das Einstellen von negativen Soll-Anschlussspannungen U<sub>DS, soll</sub> kann von der Regelung zwar nicht erreicht werden, somit wird jedoch sichergestellt, dass die Gate-Source-Kapazität auf die maximal mögliche Spannung, die der positiven Versorgungsspannung der gesteuerten Stromquelle 13 entspricht, aufgeladen wird und der MOSFET 11 somit vollständig eingeschaltet ist.

25

30

35

10

15

20

Würde zu Beginn des Einschaltvorgangs die Soll-Anschlussspannung unmittelbar auf die Minimum-Anschlussspannung  $U_{DS,min}$  eingestellt werden, und der Zeitabschnitt, in dem der MOSFET 11 in dem aktiven Arbeitsbereich betrieben wird ausgelassen, würde die Regelungseinrichtung 12 versuchen, den MOSFET 11 schnellstmöglich vollständig einzuschalten. Dies hätte zur Folge, dass die Kommutierungsspannung  $U_{Zk}-U_{DS}$  an den Induktivitäten und damit auch die Änderungsgeschwindigkeit  $di_D/dt$  des Drain-Stroms sehr groß werden, so dass der Schaltvorgang nahezu dem bei Ansteuerung nach dem Stand der Technik entsprechend würde. In diesem Fall wäre eine Reduzierung der Störemission nicht erreichbar.

-16-

Um den Einschaltvorgang zweistufig durchzuführen, steht die Regelungseinrichtung 12 mit dem Sollwertgenerator 10 in Verbindung, so dass die Regelungseinrichtung 12 den Zeitpunkt des Wechsels der Vorgabe des ersten Sollwertes zur Vorgabe des zweiten Sollwertes vorgeben kann. Das Einstellen der Soll-Anschlussspannung  $U_{\rm DS,\,komm}$  wird durch die fallende Flanke des Schaltbefehls  $V_{\rm x}$  der überlagerten Regelung aktiviert. Der Schaltbefehl  $V_{\rm x}$  gibt an, dass der Strompfad eingeschaltet oder ausgeschaltet werden soll. Der Zeitpunkt, zu dem die Soll-Anschlussspannung auf die Minimum-Anschlussspannung  $U_{\rm DS,\,min}$  eingestellt wird, wird durch ein weiteres Umschaltsignal  $V_{\rm x}'$  vorgegeben, dass im Sollwert-Generator 10 erzeugt wird.

15

20

25

30

35

10

5

Das weitere Umschaltsignal  $V_{\rm x}'$  kann zum einen zeitverzögert aus dem Schaltsignal  $V_{\rm x}$  erzeugt werden, indem die Zeitdauer so groß gewählt wird, dass nach ihrem Ablauf der Einschaltvorgang auf jeden Fall abgeschlossen ist. Dies ist notwendig, um sicher zu verhindern, dass die Regelung der Anschlussspannung  $U_{\rm DS}$  noch während des Kommutierungsvorgangs versucht, den MOSFET 11 vollständig einzuschalten. Alternativ dazu kann das Umschaltsignal  $V_{\rm x}'$  aus Signalen abgeleitet werden, welche in der Ansteuerschaltung ohnehin zur Verfügung stehen. Hierfür kommen die Anschlussspannung  $U_{\rm DS}$ , die Gate-Source-Spannung  $U_{\rm GS}$  oder der Gate-Strom-Sollwert  $i_{\rm G, soll}$  in Frage.

Die zeitverzögerte Erzeugung des weiteren Umschaltsignals  $V_{\rm x}'$  aus dem Schaltsignal  $V_{\rm x}$  kann beispielsweise mit einem RC-Glied und anschließendem Schmitt-Trigger oder ähnlichen realisiert werden. Der Nachteil hierbei ist, das die Verzögerungszeit mindestens so groß wie die längste auftretende Kommutierungsdauer sein muss. Bei Schaltvorgängen, die kürzere Kommutierungszeiten aufweisen, treten dann unnötig hohe Einschaltverluste auf, da der MOSFET länger als notwendig im aktiven Zustand gehalten wird. Im Idealfall müsste das Umschaltsignal  $V_{\rm x}'$  genau das Ende des Kommutierungsvorgangs

-17-

signalisieren. Das Ende des Kommutierungsvorgangs ist jedoch aus dem Signalverläufen im Strompfad oder im Regelungskreis nicht zu ermitteln.

5 Aus den verfügbaren Signalverläufen lässt sich nur der Beginn der Kommutierung ausreichend genau ermitteln. Nach dem Beginn der Kommutierung muss somit auch bei der zweiten Variante die maximal für eine Kommutierung benötigte Zeit abgewartet werden, um sicher zu stellen, dass der MOSFET erst dann vollständig eingeschaltet wird, wenn die Kommutierung auf jeden Fall abgeschlossen ist.

Obwohl nur der Beginn der Kommutierung erkannt werden kann und obwohl wegen der dort fest eingestellten Verzögerungszeit die Einschaltverluste aufgrund des Betreibens des MOSFETs 11 15 im aktiven Arbeitsbereich über den Abschluss der Kommutierung hinaus erhöht sind, ist es durch die Bestimmung des Kommutierungsbeginns jedoch möglich, den Zeitpunkt des Schaltvorgangs der Soll-Anschlussspannung von der Kommutierungsspannung 20 UDS.komm zur Minimum-Spannung UDS.min für jeden Betriebsbereich besser an das Ende der Kommutierung anzunähern. Veränderliche Parameter, wie beispielsweise die Aufladezeit, die benötigt wird, um die entladene Gate-Source-Kapazität bis zur Schwellenspannung des MOSFETs 11 aufzuladen und die sowohl von der 25 Chip-Temperatur als auch von der Gate-Source-Kapazität abhängig ist, müssen nicht bei der Festlegung der Zeitdauer bis zum Anlegen des zweiten Sollwertes berücksichtigt werden. Diese Abhängigkeiten müssen bei der zeitverzögerten Erzeugung des Umschaltsignals  $V_{\rm x}'$  bei der Bestimmung der Verzögerungszeit mit ihren jeweiligen Maximalwerten berücksichtigt wer-30 den, damit sichergestellt werden kann, dass der MOSFET 11 erst dann vollständig eingeschaltet wird, wenn die Kommutierung abgeschlossen ist. Wird dagegen der Beginn der Kommutierung als Basis zur Generierung des weiteren Umschaltsignals Vx' verwendet, muss die Aufladezeit der Gate-Source-Kapazität 35 nicht berücksichtigt werden. Die so eingestellte Verzögerungszeit entspricht daher wesentlich genauer der tatsächli-

-18-

chen Kommutierungsdauer, so dass unnötig hohe Einschaltverluste vermieden werden.

In Figur 6 ist ein Blockschaltbild der Schaltung zur Erzeugung des weiteren Umschaltsignals  $V_{\mathbf{x}}'$  aus einer der in dem 5 Strompfad bzw. in der Ansteuerschaltung vorliegenden elektrischen Größen dargestellt. Es ist möglich, das Umschaltsignal Vx' aus der Gate-Source-Spannung UGS, der Drain-Source-Spannung  $U_{DS}$  oder dem Gate-Strom-Sollwert  $i_{G,soll}$  zu erzeugen. 10 Die elektrische Größe, die zur Bestimmung des Kommutierungsbeginns verwendet wird, wird zunächst in einer Signalaufbereitungseinheit 20 aufbereitet, d. h. verstärkt, differenziert, gefiltert oder ähnliches und anschließend einem Komparator 21 zugeführt, dessen Schaltschwelle so festgelegt ist, dass er umschaltet, sobald der Kommutierungsbeginn im Ein-15 gangssignal erkennbar ist. Diese Schaltschwelle hängt von der verwendeten elektrischen Größe ab. Mit der steigenden Flanke des Ausgangssignals des Komparators 21, die den Beginn der Kommutierung anzeigt, wird das nachfolgende Flip-Flop 22 ge-20 setzt. Je nach verwendeter elektrischer Größe nimmt ein Ausgangskomparator 21 nur für eine kurze Zeit den High-Pegel an, so dass die Speicherung des erfolgten Ergebnisses mit Hilfe des Flip-Flops 22 notwendig ist. Das durch ein Verzögerungsglied 23 um eine Zeitdauer verzögerte Ausgangssignal des Flip-Flops 22 ist im Prinzip schon das gewünschte Umschalt-25 signal  $V_x'$ . Da bei Anlegen eines Ausschaltbefehls das Schaltsignal  $V_x$  auf einen Low-Zustand übergeht, muss das Umschaltsignal  $V_x$ ' ebenfalls den Low-Zustand annehmen. Dazu ist der Rücksetzeingang des Flip-Flops 22 mit dem Schaltsignal  $V_x$ 30 verbunden. Das Flip-Flop 22 wird somit zurückgesetzt, sobald das Schaltsignal  $V_x$  auf einen Low-Zustand übergeht.

Aufgrund einer möglichen Fehlfunktion der Schaltung zur Detektion des Beginns der Kommutierung ist es denkbar, dass das Umschaltsignal  $V_{\mathbf{x}}'$  nicht oder nicht rechtzeitig erzeugt wurde, und somit der MOSFET 11 nicht vollständig eingeschaltet wird. Er würde dann weiterhin im aktiven Arbeitsbereich be-

35

-19-

trieben und die dann entstehenden Durchlassverluste führten in Folge zu seiner Zerstörung. Aus diesem Grund ist die Schaltung zunächst mit einer reinen Zeitsteuerung, die durch das weitere Verzögerungselement 24 gebildet wird, versehen. Die Ausgangssignale an den Ausgängen der beiden Verzögerungselemente 23, 24 sind mit einem Oder-Gatter 25 verknüpft. Sobald nun der für die Detektion des Kommutierungsbeginns untere Signalpfad durch das Verzögerungselement 23 ausfällt, wird durch die zusätzliche Zeitsteuerung dafür gesorgt, dass der MOSFET 11 nach Ablauf der Zeitdauer vollständig eingeschaltet wird.

5

10

15

20

25

30

35

Es ist möglich, den Verlauf der Gate-Source-Spannung  $U_{GS}$  zu verwenden, um den Kommutierungsbeginn zu detektieren. Dabei wird die Tatsache ausgenutzt, dass die Ableitung der Gate-Source-Spannung nach dem Auftreten des Schaltbefehls  $V_{\rm x}$  sich erstmals dem Wert 0 nähert, wenn die Kommutierung einsetzt. Die Ableitung der Gate-Source-Spannung kann durch ein Differenzierglied gebildet werden, wobei es sinnvoll ist, dem Differenzierglied einen Tiefpass nachzuschalten, um hochfrequente Störsignale herauszufiltern.

Nach dem Auftreten des Schaltbefehls  $V_x$  wird vom Sollwert-Generator 10 die Soll-Anschlussspannung  $U_{DS,\,soll}$  auf die Kommutierungsspannung  $U_{DS,\,komm}$  eingestellt, um ein Absinken der Drain-Source-Spannung  $U_{DS}$  einzuleiten. Sobald die Drain-Source-Spannung  $U_{DS}$  die Zwischenkreisspannung  $U_{Zk}$  unterschritten hat, fällt an den parasitären Induktivitäten eine positive Spannung ab und der Kommutierungsvorgang beginnt. Anhand des Verlaufs der Drain-Source-Spannung kann der Kommutierungsbeginn nun bestimmt werden. Dazu ist ein Komparator vorgesehen, der detektiert, wann die Drain-Source-Spannung  $U_{DS}$  zum ersten Mal nach Auftreten des Schaltbefehls  $V_x$  eine Schwellenspannung unterschreitet, die zwischen der auf die Kommutierungsspannung  $U_{DS,\,komm}$  eingestellten Soll-Anschlussspannung  $U_{DS,\,soll}$  und der Zwischenkreisspannung  $U_{Zk}$  liegen muss.

-20-

Es kann ebenso vorgesehen sein, dass der Kommutierungsbeginn anhand des Verlaufs des Gate-Strom-Sollwertes ig, soll festgestellt wird. Dabei macht man sich zu nutze, dass die Drain-Source-Spannung  $U_{DS}$  nach dem Auftreten des Einschaltbefehls auf die mittels der Kommutierungsspannung UDS, komm eingestellte Soll-Anschlussspannung  $U_{DS,soll}$  absinkt. Währenddessen verringert sich der Betrag der Regelabweichung von UDS, komm - Uzk auf OV, wenn Ups den eingestellten Sollwert erreicht hat, so dass der Proportionalregler den Gate-Strom-Sollwert kontinuierlich bis auf 0 zurücknimmt. Mit Hilfe des Komparators 21 wird nun detektiert, zu welchem Zeitpunkt der Gate-Strom-Sollwert zum ersten Mal nach dem Auftreten des Schaltbefehls  $V_{\rm x}$  eine Schwellenspannung unterschreitet, die oberhalb von 0 und unterhalb des Gate-Strom-Sollwertes  $I_{G,soll}$  liegen muss, welcher unmittelbar nach dem Auftreten des Schaltbefehls  $V_{\mathbf{x}}$  von der Regeleinrichtung 12 ausgegeben wird.

10

15

-21-

## Patentansprüche

25

30

- 1. Ansteuerschaltung zum Ansteuern einer leistungselektronischen Schaltung, die einen Strompfad durch einen Halblei-5 terschalter (1) und eine Leitung aufweist, wobei die Induktivität der Leitung und/oder eines Bauteils im Strompfad beim Schalten des Halbleiterschalters (1) zu einer Überspannung zwischen einem ersten und einem zweiten 10 stromführenden Anschluss des Halbleiterschalters führt, dadurch gekennzeichnet, dass die Ansteuerschaltung eine steuerbare Stromquelle (13), um einen ladungsgesteuerten Steueranschluss des Halbleiterschalters (1) mit einem Steuerstrom zu laden bzw. zu ent-15 laden, und eine Steuereinheit (12) aufweist, wobei die Steuereinheit (12) die Stromquelle (13) so ansteuert, dass bei einem Schaltvorgang die Anschlussspannung über den stromführenden Anschlüssen des Halbleiterschalters (1) eine vorgegebene Soll-Anschlussspannung (UDS, soll) nicht über-20 steigt.
  - 2. Ansteuerschaltung nach Anspruch 1, dadurch gekennzeichnet, dass die Soll-Anschlussspannung ( $U_{DS,soll}$ ) von der maximal zulässigen Anschlussspannung zwischen den stromführenden Anschlüssen des Halbleiterschalters (1) abhängt.
  - 3. Ansteuerschaltung nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass die Steuereinheit (12) eine Vergleicherschaltung aufweist, um die Anschlussspannung (UDS) mit der Soll-Anschlussspannung (UDS, soll) zu vergleichen und die Stromquelle (13) abhängig von dem Ergebnis des Vergleichens anzusteuern.

WO 2005/091502

5

30

4. Ansteuerschaltung nach Anspruch 3, dadurch gekennzeichnet, dass die Steuereinheit (12) einen P-Regler aufweist, um die Stromquelle (13) so anzusteuern, dass eine Änderung des Steuerstromes proportional zur Differenz zwischen der Anschlussspannung ( $U_{DS}$ ) und der Soll-Anschlussspannung ( $U_{DS}$ , soll) ist.

-22-

PCT/EP2005/050511

- Ansteuerschaltung nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, dass die Soll-Anschlussspannung
   (UDS, soll) bei einem Ausschaltvorgang oder einem Einschaltvorgang größer als die an dem Strompfad angelegte Betriebsspannung ist.
- 6. Ansteuerschaltung nach Anspruch 5, dadurch gekennzeichnet,
  dass der Steuereingang des Halbleiterschalters (1) über
  die Stromquelle (13) auf ein Potential aufladbar ist, das
  niedriger ist als das niedrigste Potential des Strompfades.
- 7. Ansteuerschaltung nach einem der Ansprüche 1 bis 6, dadurch gekennzeichnet, dass die Steuereinheit (12) bei einem Einschaltvorgang die Soll-Anschlussspannung (UDS, soll) zunächst auf einen ersten Sollwert eingestellt hat und nach Ablauf einer Zeitdauer auf einen zweiten Sollwert einstellt, wobei der zweite Sollwert kleiner oder gleich einem niedrigen Betriebspotential bei einem selbstsperrenden Halbleiterschalter (1) bzw. größer oder gleich einem hohen Betriebspotential bei einem selbstleitenden Halbleiterschalter (1) ist.

8. Ansteuerschaltung nach Anspruch 7, dadurch gekennzeichnet, dass der erste Sollwert so gewählt ist, dass der Halblei-

-23-

WO 2005/091502

5

10

20

terschalter (1) in seinem aktiven Betriebsbereich arbeitet.

PCT/EP2005/050511

9. Ansteuerschaltung nach Anspruch 7 oder 8, dadurch gekennzeichnet, dass ein Verzögerungselement (24) vorgesehen ist, um die Zeitdauer beginnend mit dem Einschaltvorgang fest vorzugeben, wobei die Zeitdauer mindestens der Zeit entspricht, nach der der Einschaltvorgang auf jeden Fall abgeschlossen ist.

10. Ansteuerschaltung nach Anspruch 7 oder 8, dadurch gekennzeichnet, dass eine Zeitsteuereinheit vorgesehen ist, um die Soll-Anschlussspannung (UDS, soll) abhängig von einem Strom- und/oder Spannungsverlauf in dem Strompfad einzustellen.

- 11. Ansteuerschaltung nach Anspruch 10, dadurch gekennzeichnet, dass der Halbleiterschalter (1) einen Feldeffekttransistor aufweist, wobei die Anschlussspannung eine Drain-Source-Spannung zwischen einem Drain-Anschluss (D) und einem Source-Anschluss (S) darstellt und der Steuereingang den Gate-Anschluss (G) darstellt.
- 12. Ansteuerschaltung nach Anspruch 11, dadurch gekennzeich25 net, dass die Zeitdauer durch einen Kommutierungsbeginn
  und einer maximalen Kommutierungsdauer nach dem Beginn des
  Einschaltvorgangs bestimmt ist, wobei der Kommutierungsbeginn dadurch bestimmt ist, dass die Steigung der GateSource-Spannung (U<sub>GS</sub>) zwischen dem Gate-Anschluss (G) und
  30 dem Source-Anschluss (S) erstmals nach dem Beginn des Einschaltvorgangs 0 ist.

5

13. Ansteuerschaltung nach Anspruch 11, dadurch gekennzeichnet, dass die Zeitdauer durch einen Kommutierungsbeginn und einer maximalen Kommutierungsdauer nach dem Beginn des Einschaltvorgangs bestimmt ist, wobei der Kommutierungsbeginn dadurch bestimmt ist, dass die Drain-Source-Spannung (UDS) ein Schwellpotential unterschreitet, wobei das Schwellpotential zwischen einem maximalen Betriebspotential und der ersten Soll-Spannung liegt.

-24-

- 10 14. Ansteuerschaltung nach Anspruch 11, dadurch gekennzeichnet, dass die Zeitdauer durch einen Kommutierungsbeginn und einer maximalen Kommutierungsdauer nach dem Beginn des Einschaltvorgangs bestimmt ist, wobei der Kommutierungsbeginn dadurch bestimmt ist, dass der Steuerstrom erstmals nach dem Beginn des Einschaltvorgangs einen Schwellwert unterschreitet, wobei der Schwellwert zwischen 0V und einem Steuerstrom-Sollwert liegt.
- 15. Ansteuerschaltung nach einem der Ansprüche 1 bis 10, da-20 durch gekennzeichnet, dass der Halbleiterschalter ein IGBT-Bauelement aufweist.
- 16. Verfahren zum Ansteuern einer leistungselektronischen Schaltung, die einen Strompfad durch einen ladungsgesteuerten Halbleiterschalter (1) und eine Leitung aufweist, wobei die Induktivität der Leitung beim Schalten des Halbleiterschalters (1) zu einer Überspannung zwischen einem ersten und einem zweiten stromführenden Anschluss des Halbleiterschalters (1) führt,
- dadurch gekennzeichnet, dass
  ein Steueranschluss des Halbleiterschalters (1) mit einem
  Steuerstrom geladen bzw. entladen wird, wobei der Steuerstrom so gesteuert wird, dass bei einem Schaltvorgang die

-25-

Anschlussspannung ( $U_{DS}$ ) des Halbleiterschalters (1) eine vorgegebene Soll-Anschlussspannung ( $U_{DS,\,soll}$ ) nicht übersteigt.

1/4

Fig. 1

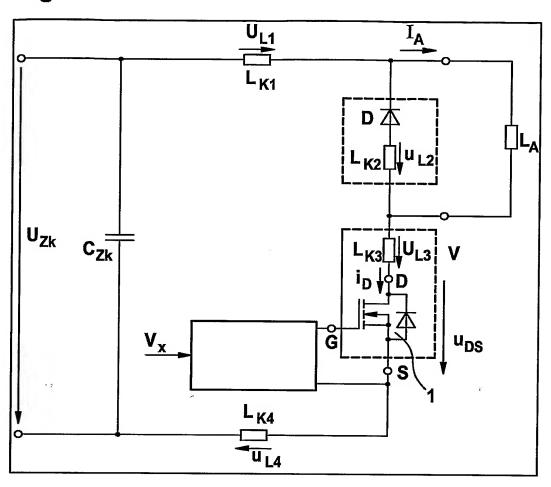
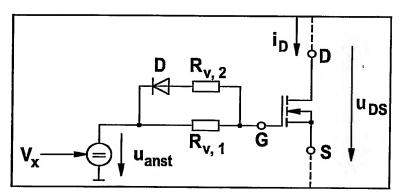


Fig. 2



2/4

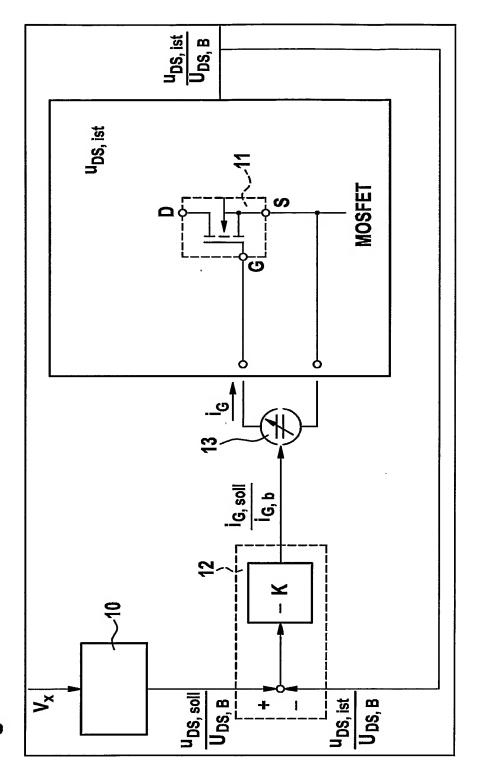


Fig. 3

Fig. 4

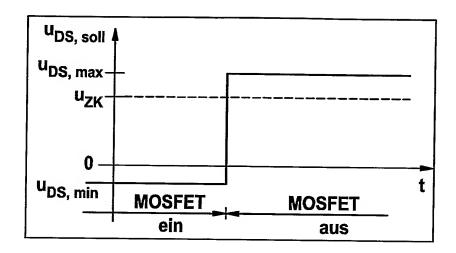
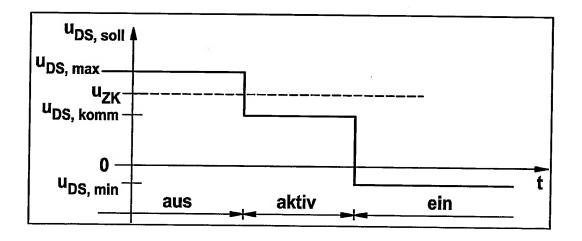


Fig. 5



4/4

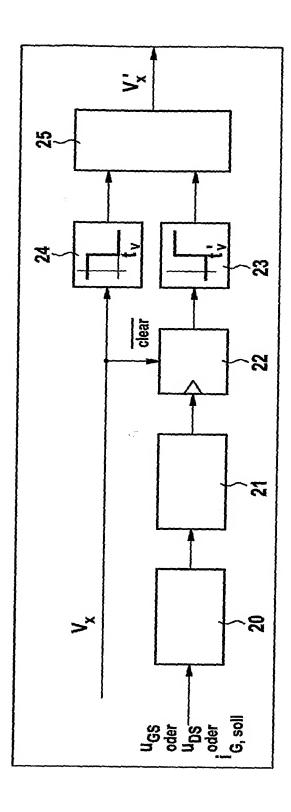


Fig. 6



International Application No PCT/EP2005/050511

			7 E1 E000/ 050511
A. CLASS IPC 7	SIFICATION OF SUBJECT MATTER H03K17/082		
According	to International Patent Classification (IPC) or to both national class	sification and IPC	
B. FIELDS	S SEARCHED		
Minimum d IPC 7	locumentation searched (classification system followed by classification s	cation symbols)	
	ation searched other than minimum documentation to the extent the		
	data base consulted during the international search (name of data nternal, WPI Data, PAJ	base and, where practical, search ter	ms usea)
C. DOCUM	ENTS CONSIDERED TO BE RELEVANT		
Category °	Citation of document, with indication, where appropriate, of the	relevant passages	Relevant to claim No.
Х	US 5 828 141 A (FOERSTER ET AL) 27 October 1998 (1998-10-27) figure 2	ł,	1-3,16
Х	EP 0 851 584 A (TEXAS INSTRUMEN INCORPORATED) 1 July 1998 (1998 figure 2	TS -07-01)	1-3,16
Х	US 6 046 516 A (MAIER ET AL) 4 April 2000 (2000-04-04) figure 1	1-3,16	
Х	US 6 285 235 B1 (ICHIKAWA KOSAK 4 September 2001 (2001-09-04) figure 21	1-3,15, 16	
x	US 5 475 329 A (JONES ET AL) 12 December 1995 (1995-12-12) figure 2		1,2,16
Furth	er documents are listed in the continuation of box C.	X Patent family members are	listed in annex.
"A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention  "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone  "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.  "&" document member of the same patent family	
	ictual completion of the international search	Date of mailing of the internation	
6 July 2005		0 9. 0	8. 2005
Name and m	ailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,	Authorized officer	
	Fax: (+31-70) 340-3016	Brown, J	



Information on patent family members

International Application No PCT/EP2005/050511

Patent document cited in search report	Publication date		Patent family member(s)	Publication date
US 5828141 A	27-10-1998	DE DE EP	19626630 C1 59710603 D1 0817380 A2	11-09-1997 25-09-2003 07-01-1998
EP 0851584 A	01-07-1998	EP JP US	0851584 A2 10233632 A 5909135 A	01-07-1998 02-09-1998 01-06-1999
US 6046516 A	04-04-2000	WO AU EP	9613900 A1 8056894 A 0788682 A1	09-05-1996 23-05-1996 13-08-1997
US 6285235 B1	04-09-2001	JP JP AU AU CA CN	3447949 B2 11285238 A 726077 B2 2137299 A 2267544 A1 1230820 A ,C	16-09-2003 15-10-1999 02-11-2000 14-10-1999 30-09-1999 06-10-1999
US 5475329 A	12-12-1995	JP	7283709 A	27-10-1995

Internationales Aktenzeichen PCT/EP2005/050511

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES IPK 7 H03K17/082 Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK B. RECHERCHIERTE GEBIETE Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole) IPK 7 H03K Recherchlerte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evil. verwendete Suchbegriffe) EPO-Internal, WPI Data, PAJ C. ALS WESENTLICH ANGESEHENE UNTERLAGEN Kategorie<sup>o</sup> Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile Betr. Anspruch Nr. US 5 828 141 A (FOERSTER ET AL) Х 1-3.16 27. Oktober 1998 (1998-10-27) Abbildung 2 EP 0 851 584 A (TEXAS INSTRUMENTS INCORPORATED) 1. Juli 1998 (1998-07-01) Х 1-3,16Abbildung 2 US 6 046 516 A (MAIER ET AL) 4. April 2000 (2000-04-04) Χ 1 - 3, 16Abbildung 1 Χ US 6 285 235 B1 (ICHIKAWA KOSAKU ET AL) 1-3,15,4. September 2001 (2001-09-04) Abbildung 21 χ US 5 475 329 A (JONES ET AL) 1,2,16 12. Dezember 1995 (1995-12-12) Abbildung 2 \_\_\_\_ Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu Siehe Anhang Patentfamilie Х T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der <sup>o</sup> Besondere Kategorien von angegebenen Veröffentlichungen "A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist "E" älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden "L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft ersoheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist soll oder die alls einem anderen besonderen Grund angegeben ist (wie ausgeführt)
"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht
"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist "&" Veröffentlichung, die Mitglied derselben Patentfamilie ist Datum des Abschlusses der internationalen Recherche Absendedatum des internationalen Recherchenberichts 0 9. 08. 2005 Juli 2005 Name und Postanschrift der Internationalen Recherchenbehörde Bevollmächtigter Bediensteter Europäisches Patentamt, P.B. 5818 Patentiaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016 Brown, J

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen
PCT/EP2005/050511

lm Recherohenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 5828141 A	27-10-1998	DE 19626630 C1 DE 59710603 D1 EP 0817380 A2	11-09-1997 25-09-2003 07-01-1998
EP 0851584 A	01-07-1998	EP 0851584 A2 JP 10233632 A US 5909135 A	. 01-07-1998 02-09-1998 01-06-1999
US 6046516 A	04-04-2000	WO 9613900 A1 AU 8056894 A EP 0788682 A1	09-05-1996 23-05-1996 13-08-1997
US 6285235 B1	04-09-2001	JP 3447949 B2 JP 11285238 A AU 726077 B2 AU 2137299 A CA 2267544 A1 CN 1230820 A	16-09-2003 15-10-1999 02-11-2000 14-10-1999 30-09-1999 06-10-1999
US 5475329 A	12-12-1995	JP 7283709 A	27-10-1995